

ビル設備制御における伝送システムの開発

桜井 仁
小西 康之

§ 1. はじめに

ビルの大形化・複雑化に対処し、これを高度に運営管理するために、中央監視室にコンピュータを導入して、ビル設備を一括監視制御するシステムが実用化されつつある。

従来、設備制御システムの設計開発において、中央のコンピュータに関するハードウェア・ソフトウェアの機能設計や、設備機器に関する性能検討は比較的詳細に行なわれてきた。しかし、両者の中間に位置する信号伝送部については、これまでシステム設計の立場から検討された例はほとんどなく、その形態も単にコンピュータと設備機器とを1:1対応で接続するというものに過ぎなかった。

一方、当社研究所におけるモデルシステム¹⁾の設計開発および運転の実績より、信号伝送が全システムの性能、とくに信頼性、拡張性、施工性ならびにコストに占める割合が大きいことが明らかにされた。

この報告では、上記の信号伝送部を伝送システムと呼び、これをシステムという観点からとらえ、その設計・開発の結果を述べる。さらに当社プロジェクト (BECS-S^{注)}) において実施された伝送システムについても言及する。

§ 2. 伝送システムの概念

中央監視室に設置したコンピュータにより設備機器をある目的に添うように運転するためには、単にその状態を監視しているだけでは意味がないし、また勝手気ままに制御するのは危険である。正しい運転のためには、この両者を兼備した図-1に示すような監視制御ループを必要とする²⁾。機器の状態を監視しその結果とある目的

注) BECSS: Building Environmental Control System
by Shimizu

にかなうような基準(設定値)とを比較し、判断した上で、基準に合致させるように制御を行なうわけである。この場合、監視制御する側(コンピュータ)と、制御される側(設備機器)とのあいだには監視用の機器(センサ、変換器)と制御用の機器(リレー、変換器、記憶素子)とが存在しさらに情報信号の伝達を仲介する機器(ケーブル、中継盤)が必要である。

伝送システムとは、これらの設備を統合しシステム化したものである。

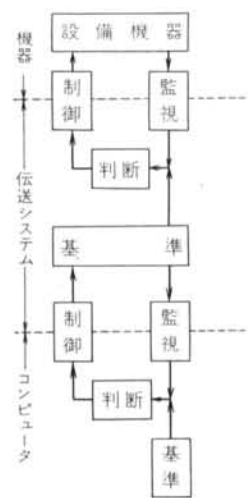


図-1 監視制御ループ

§ 3. 伝送システムに要求される機能

この伝送システムはビル設備の制御に用いられることから、次のような機能を具備しなければならない。

1) ビルという囲いの中における中距離伝送システムの機能を有すること。すなわち、コンピュータと設備機器との最大距離を1~2 kmと考える。

2) 多種類、かつ多点数の信号を取扱うこと。機器の状態監視のための接点入力や機器の起動・停止制御のための出力はともにデジタル信号であり、温湿度・圧力センサなどの入力はアナログ信号、また流量計・積算電力計の入力はパルス信号、モータバルブなどはコード信号が用いられる。さらに、ビルの規模に対する信号点数は1万㎡あたり500~1000点であり、大形ビルでは非常に多点数の制御を考慮する必要がある。表-1に伝送システムで取扱う信号の種類とその点数の例を示す。

系統 種類	電力	動力・ 空調	防災	防犯	計	
デジタル出力	220	35	300	—	555	機器の起動・停止
デジタル入力 (立上り)	460	—	420	70	950	故障・警報の通報
デジタル入力 (レベル)	260	5	—	—	265	状態監視(接点)
アナログ入力	50	200	—	—	280	温度・湿度・圧力の 監視
パルス入力	10	2	—	—	12	流量計, 積算電力計
コード出力	—	120	—	—	120	モータパルス, ダン パ制御
合 計	1000	392	720	70	2182	

(延床面積 30,000㎡)

表-1 信号の種類と点数の例

3) コンピュータと設備機器との同期を取ることを、および相互伝送信号のフォーマット変換、前処理を行なうこと。これは比較的低速動作する多数の設備機器と、高速で多重並行処理をする中央コンピュータとを最適なタイミングで動作させることである。

4) 設備機器からの故障情報や、防災・防犯機器からの警報情報を、一般監視制御情報に優先して即時処理すること。

5) 中央コンピュータのダウン時に、全システムとしての機能低下を最少限におさえるためのバックアップ機能を用意すること。すなわち、中央コンピュータのダウンは全システムの運転停止につながる危険性があるが、伝送システムに障害回復機能を持たせてシステムトータルの信頼性を向上させようとするものである。

§ 4. 設計目標

前章における伝送システムの機能分析より、その設計目標を以下の5項目に分けて設定した。

4.1 拡張性

システムを適用するビルの規模範囲が広くとれることすなわち大規模ビル(10万㎡程度)から小規模ビル(5千㎡)までその対象とすることと、システム稼働後における新たな設備機器の増設に対して、伝送システムが容易に対応できることが望ましい。規模範囲の上限は中央コンピュータの処理能力で決まり、下限はコンピュータの導入がコスト的に見合うかどうかで決定される。

一方、制御システムから見たビルの規模は、監視制御信号の点数で考えることができる。コンピュータの処理能力から見た上限は10,000点程度、コストから見た下限

は500~1,000点と考えられる。この場合、伝送システムが取扱える点数は、システムのその数倍~10倍にする必要がある。これは、伝送システムと設備機器との対応が、施工上1対1にならないからである。結局、この伝送システムの処理可能点数を10万点程度に設定する。

4.2 信頼性

設備機器を集中管理するシステムであるため、中央コンピュータおよび伝送システムの信頼性は、全システムの運営に大きな影響を持つ。このシステムの信頼性の目標値を次に示す。

(a) 平均故障間隔 (MTBF: Mean Time Between Failure) 8,000時間(約1年)

(b) 平均故障修理時間 (MTTR: Mean Time to Repair) 8時間

(c) 稼働率 (AV: Availability)

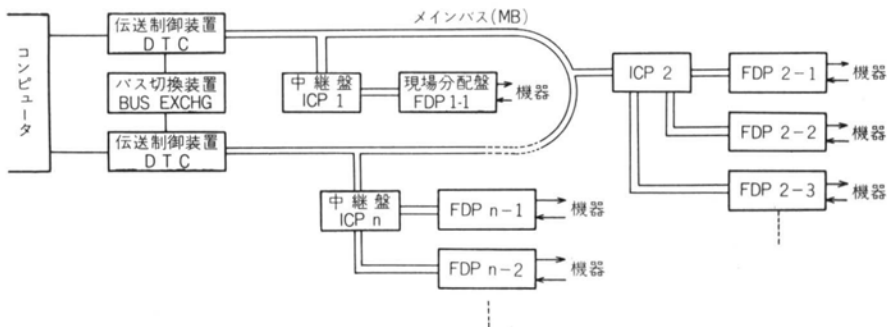
$$AV = \frac{MTBF}{MTBF + MTTR} \div 0.999$$

上記(a), (b), (c)の値は理想的なものであり、数値の妥当性については、後述の実施システムの検討において述べる。

高信頼性を達成する手段としては、まず高信頼性を目的として製造された部品でシステムを構成することである。たとえば集積回路や多層プリント板の採用である。次に、設備制御では使用が避けられない接点(リレー)など低信頼性部品を、システムループの中にも含めないようにするか、予備を重点的に配置することである。さらに、システムの構成法によって信頼性を向上させることである。これは、システム構成要素間で相互の機能を補充し合うことをいう。たとえば、中央コンピュータのダウン時に伝送システムが設備機器の運転を確保することである。さらに、伝送システムに故障が発生した場合は、機器に対して誤制御が行なわれないよう構成することも必要である。

4.3 処理速度

設備機器の動作速度は、数ミリ秒~数秒程度で比較的低速である。しかし、多数の機器を同時に監視制御するコンピュータや伝送システムの処理速度は、機器数に比例した高速性を要求される。いま、現場に散在する100点の機器信号を処理するのに許容できる時間を0.1秒とすれば、伝送システムの処理速度として1キロビット/秒が必要となる。機器には通常8ビット程度のアドレスが付加されているため、情報伝送の単位をバイト(=8ビット)とすれば、処理速度は1キロバイト/秒以上を



図一 2 開発システムの構成

目標としなければならない。

また、故障情報や警報情報を優先的に即時処理する必要があるが、この場合機器の呼出しをインタラプト方式にしなければならない。この方式は、処理要求を有する機器側が制御側（コンピュータ）にその旨を通知して処理を行なうものであり、一方、制御側が順次機器を呼び出して処理を進行させるものをポーリング方式と呼ぶ。

伝送システムの処理速度から考えれば、コンピュータ側からの監視制御をポーリング方式で、また、機器側からの緊急処理要求をインタラプト方式でそれぞれ処理できることが望ましい。

4.4 施工性

多数の設備機器からの信号線を中央コンピュータ室まで接続する際に、個々の信号線を延々と引きまわすことは施工上好ましくない。数10点単位に機器群としてまとめ、現場側に設置された分配盤に接続し、分配盤からコンピュータまでを数10本以内の信号線に多重化する方式が有利である。さらに、分配盤をまとめ伝送制御盤に接続し、これを經由してコンピュータと結合する方式をとれば、信号線数を減少させることができる。

この場合、伝送制御盤は分配盤を多重化するため、シーケンス制御機能を有する必要がある。また、コンピュータとのインターフェイス機能をも持つことから、これらの機能を高めてコンピュータダウン時のバックアップを実行させることが可能である。

4.5 安全性

定期点検の規準を定め、システムの故障に対する予防保全に対処するとともに、故障の発生に際して故障部位の早急な発見・修理、および故障記録の作成保存を可能とするシステム構成が望ましい。とくに長距離にわたって信号送受を実行する伝送システムは、外来雑音による影響を受けやすい。したがって、前述の伝送制御盤にエ

ラー検出、再試行の機能を持たせると同時に、これに制御される分配盤の機能チェック、および伝送制御盤自身の自己診断機能を用意する必要がある。この場合、伝送制御盤のダウンに対しては、これを二重化しなければならない。

§ 5. 構成

図一 2 に開発システムの構成を示す。以下、各部に分けてその機能と構成を述べる。

(1) コンピュータ (CPU: Central Processing Unit)

システムを一括制御するもので次の機能を有する。

- a) 監視
 - 定時走査、運転状態表示、データロギング
- b) 基本的制御
 - フィードバック制御、シーケンシャル制御
- c) 最適化制御
 - 長期スケジュール制御、機器群管理、予測制御
 - 高効率運転制御、デマンド監視およびピークカット
- d) 通信制御
 - データ伝送制御

(2) データ伝送制御装置 (DTC: Data Transmission Controller)

CPU と設備機器との情報伝達の仲介を行なう装置で基本的監視制御、伝送制御 (ICP の制御)、CPU のバックアップなど各種の制御機能を有する。このため中核部にマイクロコンピュータ (MC) を用い、ハードウェアによるシーケンスをソフトウェア化している。DTC の機能を以下に示す。

- a) 監視・制御
 - 短期スケジュール制御、ローカル制御
 - データロギング、制御時計の管理
- b) インターフェイス制御

CPU との インターフェイス制御
 メインバス制御, 多重割込み処理

c) 障害処理

バックアップ処理 (CPU ダウン時)
 メインバスの障害回復処理
 停復電処理

(3)バス切換装置 (BE: Bus Exchanger)

信頼性向上のため, DTC は二重化 (duplex) されている。正常動作の DTC に制御権を渡す機能を有するのがバス切換装置である。この装置は DTC よりも信頼性の高いことが要求されることから, 電源の二重化, MIL 規格 IC の使用などが計られている。

(4)メインバス (MB: Main Bus)

20対の信号線で構成され DTC とこれに制御される中継盤(ICP) とのバイトシリアル信号伝送に用いられる。メインバスによる信号伝送の特徴を以下に列挙する。

① 1 台の DTC と多数の ICP とが いもづる式に多重化される。

② 信号線数は, ICP の数によらず, 10種20本に限定されているため IPC の増設が容易である。

③ データおよびアドレスの伝送単位はバイト (8ビット) であり, 1バイトを越えるデータはバイトシリアルで伝送される。このため, 伝送速度の向上とハードウェアの簡素化の均衡がとれる。

④ 誤信号伝送に対処するためパリティチェック, レスポンス信号チェック, アドレス返送照合チェックの3つの誤り検出機能を備えている。伝送信号内容の重要度によって, これらを単独あるいは組合せて使用できる。なお, レスポンス信号とは, 選択されたICPが正常に信号を受取った場合DTCに返送するものである。

⑤ バスケーブルの短絡, 断線や ICP の故障に対してケーブルの方向切換(ディレクション制御), あるいは予備ケーブルへの切換(インヒビット制御)が可能な構成である。

⑥ 長距離 (1~2 km) のバスケーブルに多数のICPが接続されるため, 耐雑音性と高ファンアウトを考慮して信号ケーブルを平衡ライン(パーティライン)とし, 定電流ドライブ, 差動レシーブ方式とした。(図-3)

以上をまとめると, ①②は拡張性, ③は処理速度, ④⑤⑥は信頼性に関する項目といえよう。

(5)中継盤 (ICP: Inter Communication Panel)

200~500点の制御要素ごとに1台設置され, デジタル・アナログ・パルス信号を現場分配盤から引上げてDTCに転送する装置である。ICPには8ビットからなるアドレスが付けられ, メインバスを介してDTCより選択制

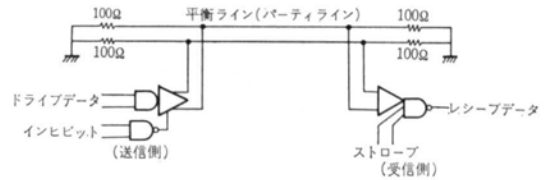


図-3 平衡ライン伝送方式

御される(ポーリング方式)。また, 機器からの即時処理要求を割込み信号としてDTCに通知し, 所定のプログラムを起動する機能を有する(インタラプト方式)。

以下にICPの機能を列挙する。

- a) インターフェイス制御 (DTC とのデータ伝送)
- b) 割込み要求
- c) 制御データの保持
- d) 信号形態変換

アナログ・デジタル変換, パルスコード変換

- e) 信号配列変換

クロスジャンパーボードによる配列変換

(6)現場分配盤 (FDP: Field Distribution Panel)

機器との監視・制御信号を直接授受する装置であり, 50~100点の制御要素ごとに現場側に1台ずつ配置され, これが数台(2~8台)集積して1台のICPに接続される。また, FDPは伝送システムのダウンに際して機器が安全側に作動するための設定盤を内蔵し, システムの安全性を確保している。FDPの機能を以下に述べる。

- a) 機器入力信号の増幅およびインピーダンス変換
- b) 機器出力信号の電力増幅
- c) アナログ入力信号の保持および多重化
- d) 機器と伝送システムとの絶縁
- e) 重要機器への2ビット相補器制御
- f) 伝送システムダウン時の機器設定制御

なお, 上記の2ビット相補器制御とは, 制御側の誤動作・電源断・保守点検などに際し, 重要機器(例えば高圧受電用遮断器)に誤制御信号が出力される危険性を回避するため, このシステムで開発した回路による制御をいう。所定のコードが, ある一定時間継続した場合だけ制御を有効とし, その他の場合には制御信号が出力されないものである。(表-2)

以上を要約すると, このシステムは多種多様な監視制御対象を1台の制御用コンピュータですべて処理しようとする中央集中形の制御方式を改め, システム全体を統合された制御系と見なし, これを制御対象の性質によってレベルに分割し, そのレベルに応じてコンピューター

制御入力1	制御入力2	出力
0	0	無効
0	1	ON
1	0	OFF
1	1	無効

(01, 10の状態が0.3秒以上継続した場合のみ有効とみなす)

表一 2 ビット相補性制御

DTC—ICP—FDP などの装置を用意し全体として1つの制御システムを構成しようとするものである。これは一般的に階層制御システム (hierarchy control system) と呼ばれる。

§ 6. 検討すべき問題点

システムを具体的に実施するに先立ち、前章の開発システムの試作を行ない、問題点および疑問点の解明を図った。試作は1975年5月から11月にかけて行なった。試作装置の構成を図一4に示し、以下各部装置ごとに検討すべき問題点およびその解決方法について述べる。

6.1 DTC について

(1) マイクロコンピュータ (MC) の性能

DTC の中枢部に MC を用い、制御ロジックをソフトウェア化する構成をとっている。MC の性能検討を以下の項目について行なった。

a) サイクルタイム

システムプログラム (モニター) の処理速度に直接影響を与えるが、これがメインバスのデータ転送速度と同程度であれば問題ないことが明らかとなった。データ転送速度を 1K Byte/sec とすれば、モニターの処理ステップを 100 として、サイクルタイムは 2~5 μ sec が適

当である。

b) 割込み処理、とくにスタック処理機能

故障情報、警報情報など機器側からの処理要求をインタラプト方式で処理するため、MC に割込み処理の機能が必要である。また、多重優先割込み処理を行なう必要から、スタック処理機能を有することが望ましい。

c) 最大メモリ容量

制御点数の大きなビルまでを対象とすれば、MC のメモリは必然的に多くなる。モニタープログラム、制御プログラム (アプリケーション)、デバイステーブルなどを考慮して 16K バイト~64K バイトが必要である。

d) 入出力ポート数

MC から直接アクセスする入出力として割込みレジスタ、DTC パネル、メインバス制御部、制御時計、ホストコンピュータインターフェイスなどが考えられる。これらの入出力部に複数のポートが含まれることから、MC の入出力ポート数は 16 ないし 32 を必要とする。

(2) メモリの信頼性

MC 用のメモリとして、形状、価格などから半導体 LSI の RAM (ランダムアクセスメモリ) および ROM (読出し専用記憶) を用いた。とくに開発途上において使用した EPROM (消去書込可能 ROM) は適正な消去、書込を怠ると信頼性が低下することが明らかとなった。実施システムにおいては EPROM を用いる場合、慎重な取扱いを必要とする。これを避けるためには、MASKROM, PROM など消去不可能な ROM を用いることが考えられる。

(3) 制御時計の精度

MC に対して一定間隔に割込み発生する時計機構として、インターバルタイマと DTU (Day Time Unit) タイマとがある。DTU タイマは、1日 (86400秒) を $2^{15} = 32768$ に等分した値 2.63...秒を制御の単位時間とするものである。これは設備制御の周期が 1日であり、また 2



図一4 試作装置の構成



図一五 制御時計 (DTU) の構成

進法のコンピュータで計時処理をすることからその便宜を計るため開発された。時計装置の機能上重要なことはその精度であり、ここでは年間誤差 1DTU (≒2.63秒) 以内を目標としたため、基準発振器の周波数精度を 10^{-8} と設定した。なお DTU の構成を図一五に示す。

(4)DTC の信頼性

主要部品に半導体 IC を用い部品レベルの信頼性向上を計ると同時に、DTC を二重化し装置としての信頼性を高めている。また ICP, FDP とともに、供給電源は CVCF により無停電化されている。さらに DTC 内部の電源故障に際しては、誤制御信号が ICP 以下に出力されないようインヒビット制御 (バスライン閉塞信号) が作動するように構成されている。インヒビット制御用の電源は充電可能な電池により供給される。

6.2 メインバスについて

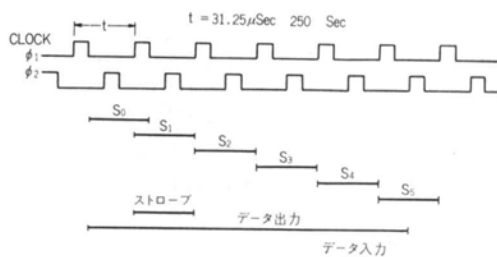
(1)バスライン方式の適否

メインバスに適用したバイトシリアル転送方式をバスライン方式と呼ぶ。バスライン方式は、従来の設備システムで用いられた 1:1 対応の並列方式およびデータハイウェイにおけるビットシリアル方式に対比されるものである。この方式について ICP 増設の容易性、データ転送速度、耐雑音性、ケーブル長による影響、ケーブルの形態などの面から検討した。試作装置には次の性能を持たせた。

- a) ケーブル: 50対撚線ケーブル 1本
- b) データ転送速度: 約 5.3K バイト/秒 (最大)
- c) 耐雑音性: 40dB (CMRR)
- d) ビット誤り率: 10^{-6} 以下
(環境: 気温25℃, 湿度67%)

(2)信号伝送性能

データ転送速度 5.3K バイト/秒は、メインバス制御シーケンサの設定の最高値から制限されたものである。信号波形観測の結果、これより10倍の速度の転送も可能であることが判明した。しかし、ケーブルのスキューの問題や DTC の MC(マイクロコン)の処理速度などを考慮すれば、これ以上高速度にする必要はないと考えられる。なお、この場合のシーケンサの繰返し周期は 32kHz (≒5.3K×6) である。動作の概要を、図一六のタイム



図一六 DTCシーケンサ・タイムチャート
チャートに示す。

6.3 ICPについて

(1)ICP の拡張性

ICP には各々 8 ビットからなるアドレスが付加されているため、メインバスには最大 255 台(0 番は除く)を接続することが可能である。1 回目の試作では 1 台の ICP あたりデジタル入出力換算で 256 点(16 点の DI/DO プリント基板を 16 枚実装可能)を接続可能とする設計であった。この場合システムとしての最大点数は $255 \times 256 = 65280$ 点で通常の規模のビルに適用可能と考えた。しかし、設備機器の分散の度合を調査した結果 300 点~500 点ごとに ICP を 1 台用意するのが最適であるというケースが多かった。このため 2 回目の試作においては、ICP のアドレスを 3 ビット追加して 1 台の ICP に 8 ブロックを設け、1 ブロック当り 256 点を接続可能とした。

(2)多点割込みの処理

ICP から DTC に要求する割込みには、アナログ・デジタル変換器 (ADC) の動作終了やパルスカウンタのオーバーフローを通知する ICP 機器割込み (内部割込み) と、設備機器からの故障・警報などのプロセス割込み (外部割込み) とがある。これらを一括して取扱うために ADC、パルスカウンタ、プロセス割込みなどの機能をそれぞれ 1 枚のプリント基板にモジュール化し、基板単位に 1 点の割込みを与えた。とくにプロセス割込みの基板は 1 枚当り 16 点を可能とし、これを通常のデジタル入力 (DI) と同様に DTC に読取る構成とした。この結果、発生要因の異なる内部および外部割込みを DTC では同一視して処理できることが明らかとなった。

(3)アナログ・デジタル変換器 (ADC) について

各種センサーからのアナログ信号を ICP のアナログ入力部 (AI) における ADC でデジタル信号に変換している。この場合、入力アナログ信号の信号対雑音比 (S/N比) と ADC のビット数が変換精度に影響する。入力アナログ信号は後述する FDP のアナログ部で増幅 (約 50 倍) されて後 ICP に送られる。この結果 FDP—

ICP間における外来雑音の影響を少なくすることができた。ADCのビット数は測定すべき信号のレンジで決定される。例えば温度を例にとりて、 $-20^{\circ}\text{C}\sim+80^{\circ}\text{C}$ を 0.1°C の精度で計測すれば、そのレンジは $1000(=60\text{dB})$ となる。この場合のADCは10ビット($2^{10}=1024$)とすればよいことになる。ここでは、正負両極性の信号を取扱えることを考慮して12ビットとした。12ビットのデジタル信号は、 $8+4$ ビットに分解され、2度に於てDTCに読取られる(バイトシリアル転送)。

(4)配列変換

機器は現場側に散在し、施工の都合から最寄のFDPにランダム接続される。一方、ソフトウェアからは同種の信号は一括して監視制御できることが有利である。このためICPにクロスジャンパーボード(仮称)という配列変換用の基板を新規開発して導入した。この結果、FDPからの順不同の信号線をソフトウェアの都合のよいように組替えて、ICPの各種機能基板に割付けことが可能となった。

6.4 現場分配盤(FDP)について

(1)機器との対応

接続される機器の電氣的仕様は、統一されていない場合が多い。デジタル入力では通常機器側は無電圧接点であるが、電圧を印加してくる場合もある。また、デジタル出力では、機器側はリレーで受けるが、リレー駆動用の電源の有無は一様ではない。このためFDPのデジタル入出力部はこれらに対応できることが要求される。

(2)アナログ信号の取扱い

アナログ入力部では、信号のサンプルホールド、多重化、電圧増幅を行なう。とくにサンプルホールドでは、機器と伝送システムとの絶縁をとるためフライングキャパシタ方式をとっている。この場合、同相除去比(CMRR)を大きくとらないと S/N 比が小さくなるという問題がある。ここでは信号を差動とし、同相雑音のバランス点を接地してCMRRを大きくとる構成とした。この結果、デジタル信号に換算して12ビット当り1~2ビット、すなわち0.1%以上の精度を達成した。ただし、入力アナログ信号範囲は $-100\text{mV}\sim+100\text{mV}$ である。

システム構成	階層制御方式
障害対策方式	DTCデュプレックス
DTCの構成	マイクロコンピュータ(インテル8080) ROM・RAM 32Kバイト 8レベル優先割込み メインバス制御シーケンサ インターバルタイマ 制御時計(DTU) コンピュータインタフェイス
バス切換装置の構成	DTC監視タイマ メインバス切換シーケンサ バスドライバ、レシーバ
メインバス 伝送方式 信号線	バスライン方式 10種 20本 (データ8, コントロール4 パリティ, ストロープ, インタラプト アクノリッジ, クロック, レスポンス インビット, ディレクション)
データ長 データ転送速度 ICPアドレス 誤り制御	バイトまたはバイトシリアル 最大5.3Kバイト/秒 8ビット+1パリティ パリティチェック, アドレス返送照合 レスポンスチェック
最大点数	約52万点(デジタル信号換算) ($255(\text{ICP})\times 8(\text{ブロック})$ $\times 16(\text{基板})\times 16(\text{点})$)
割込み	シーケンシャルリンク
ICPの構成	メインバスインターフェイス ICP制御(8ブロック) 割込み保持(16ビット) デジタル入力(立上り16点/枚)注) デジタル入力(レベル16点/枚) パルス入力(8ビット4点/枚) アナログ入力*(8点/枚) デジタル出力(16点/枚) コード出力(4ビット×8点/枚)
FDPの構成	デジタル入力(トランジスタ形) デジタル入力(リレー形) デジタル出力(トランジスタ形) デジタル出力(リレー形) アナログ入力(フライングキャパシタ形) (すべて8点/枚)
アナログ入力仕様 AD変換器	符号+11ビット 積分形 変換時間 5mSec 入力電圧 0~10V 出力 TTLレベル
マルチプレクサ	入力電圧 $-15\sim+15\text{V}$ チャンネル数 8(差動)

注) プリント基板1枚当りの実装点数

表-3 実施システムの仕様

§ 7. 実施システム

当社 BECSS プロジェクトにおいて、1976年5月に完成した実施システムの構成と仕様を図-7および表-3にそれぞれ示す。なお、実施システムにおいては操作卓（オペコン）が加わっている。オペコンは ICP を介して DTC と接続され、二重化された DTC の双方に自動的に切換えられるわけである。また、DTC とのインターフェース制御、ディスプレイ・キーボード・プリンタ制御のためマイクロコンピュータを用い、ロジックのソフトウェア化を図っている点は DTCと同様である。

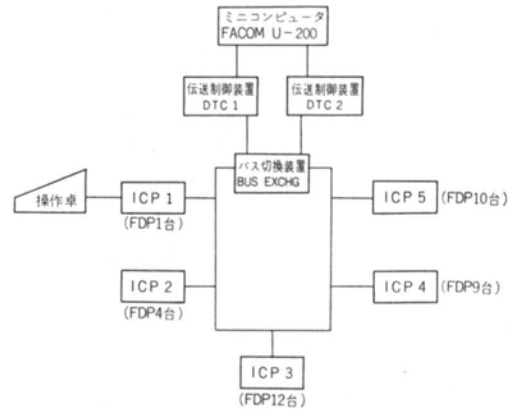


図-7 実施システムの構成

なお、§ 4.における設計目標の大半は実施システムにおいて実現されたものと考えるが、長期間における信頼性などは実施システムの今後の運転実績を待たなければならぬ。

謝辞 このシステムの開発に当り、資料の提供にご協力いただいた技術開発本部 BECSS グループの方々に感謝致します。

§ 8. まとめ

当社研究所において1972年秋～1973年にかけて実施された、ビル設備制御のモデルシステムの運転結果から伝送システムの必要性を認識し、§ 3.における機能分析、§ 4.における設計目標の設定を通じて、開発システムの構成と仕様を明らかにした。開発システムの試作、実験の過程において§ 6.における問題点が発生しその解決が計られ、§ 7.における実施システムが完成した。

<参考文献>

- 1) 荒木睦彦他：“清水建設研究所設備のコンピュータ制御システム（その1～その4）” 清水建設研究所報 Vol.22 1974年
- 2) “遠方監視制御とテレメータ入門” 電気書院 昭和42年4月
- 3) 山下直、保志尚：“デジタルプロセス制御” コロナ社 昭和44年
- 4) “データハイウェイ・システム導入の進め方” オートメーション 1973年6月号
- 5) B. Soucek: “Microprocessors and Microcomputers” Wiley, 1976
- 6) “TTLアプリケーションマニュアル” テキサス・インスツルメント・アジア・リミテッド